



TP N° 11

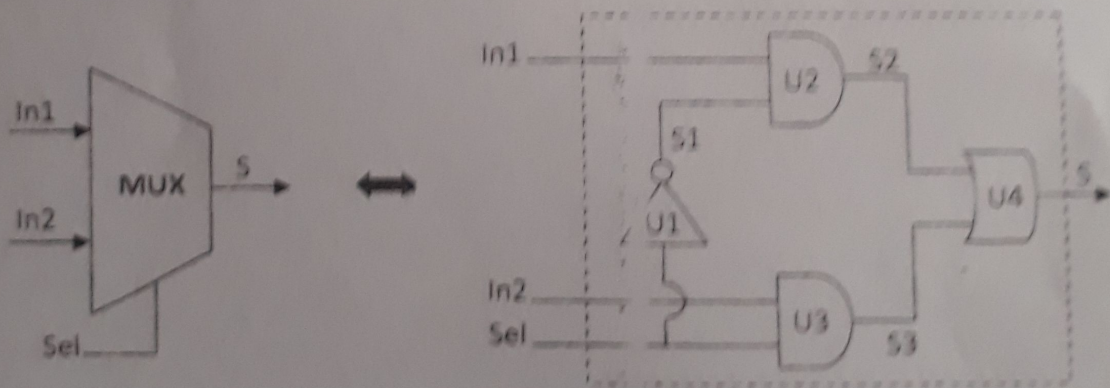
Description des circuits combinatoires et arithmétiques (1)

Objectif : L'objectif de ce TP est de réaliser quelques circuits combinatoires et arithmétiques même leurs simulations fonctionnelles afin d'aborder d'autres aspects du langage VHDL comme :

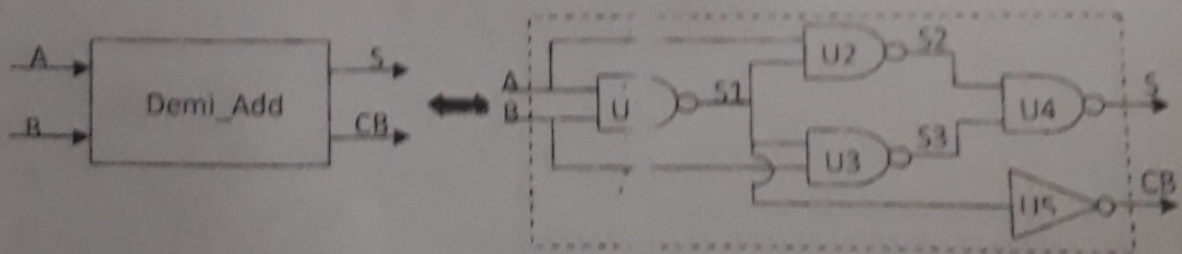
- ✓ Le **paquetage** qui est une unité de conception, qui contient une collection de déclarations globales de sous-programmes.
- ✓ Les instructions utilisées dans le fichier de test
- ✓ **D'appel de processus** (instruction concurrente).
- ✓ **L'instruction séquentielle** d'attente conditionnelle : `wait for`.
- ✓ Observer les résultats sur la **fenêtre des courbes**.

Travail demandé :

- 1- Réaliser un multiplexeur (2 vers 1) en utilisant les trois descriptions (flot de données, comportementale, structurelle).



- 2- Réaliser le demi-additionneur en utilisant les portes NAND (NON-ET) et l'inverseur et une description structurelle.



- 3- Écrire un fichier test bench du multiplexeur et du demi-additionneur.