

Chapitre 5 : Synthèse de circuits séquentiels

La théorie d'automates finis représente un modèle théorique très utile pour la synthèse des circuits séquentiels trop complexes.

1. Définition d'une machine à états finis

Une machine à états finis (FSM pour *Finite State Machine*) ou automate fini est un système séquentiel qui peut se trouver dans un nombre fini d'états et notamment des mémoires. On peut les utiliser pour mémoriser des informations.

Un automate ne peut prendre qu'un nombre fini d'état (ou nœuds). Il est caractérisé par :

- Sa sortie s .
- Son entrée e .
- Son état q .

D'où, formellement une FSM est un sextuplet $M = (Q, U, Y, Init, R, S)$, où

Q : un ensemble fini d'états de la machine.

U : un ensemble fini de signaux d'entrée, l'alphabet d'entrée.

Y : un ensemble fini de signaux de sortie, l'alphabet de sortie.

$Init \subseteq Q$: un ensemble d'états initiaux.

$R : Q \times U \rightarrow Q$, une fonction appelée fonction de transition.

$S : Q \times U \rightarrow Y$, une fonction appelée fonction de sortie.

Remarque : On peut avoir une FSM où tout état peut être un état initial donc, inutile de spécifier l'ensemble des états initiaux ou sans sortie donc, la fonction Y n'a aucun sens, ...

On peut représenter une machine par

- Un chronogramme.
- Une équation logique.
- Une table de transition.
- Un diagramme d'état.
- Une structure logique.

Si les concepts de chronogramme, équation logique et structure logique sont connus les notions de tables de transitions et diagramme d'état restent à définir.

1.1. Tables de transitions

Les diagrammes de transitions ou tables de transitions ou matrices de transitions décrivent sous forme matricielle les fonctions R et S . Elles doivent contenir les états q_i à l'instant t , les entrées e_i , les états futurs q_i^+ et les sorties s_i .

Exemple

Soit un automate $M = (Q, U, Y, R, S)$ définie par : $Q = U = Y = \{0, 1\}$ et dont les fonctions de transition et de sortie sont définies par les tables suivantes :

R	0	1
0	0	1
1	0	1

S	0	1
0	0	0
1	1	1

1.2. Diagramme d'état

Une autre façon de représenter une machine est l'utilisation d'un graphe de transition, soit une description équivalente des tables de transitions,

- les états (contenus possibles du registre d'état) sont représentés par des cercles.
- les transitions (possibilités de passage d'un état à l'autre) par des arcs orientés, allant de l'état initial à l'état final.
- les états initiaux par deux cercles.



Etat



Etat initial



Transition

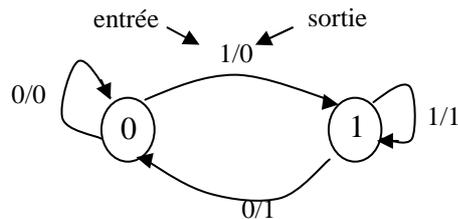
Remarques

- Une transition peut être inconditionnelle, c'est-à-dire que si le système est dans l'état source considéré, la transition se produit lors du front actif d'horloge suivant.
- Le plus souvent, une transition est conditionnelle, c'est-à-dire que quand le système est dans l'état source, la transition se produit lors du front actif d'horloge suivant si une condition sur les entrées est vérifiée.
- Il peut y avoir maintien d'un état pour certaines valeurs d'entrée. Dans ce cas, l'arc orienté qui représente la transition se referme sur le même cercle.

Exemples

1. Diagramme d'état de l'exemple précédent.

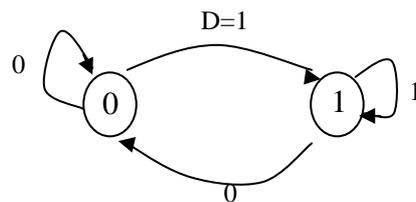
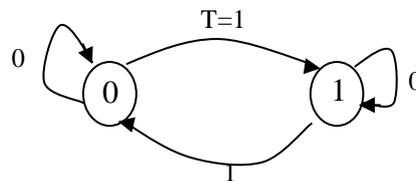
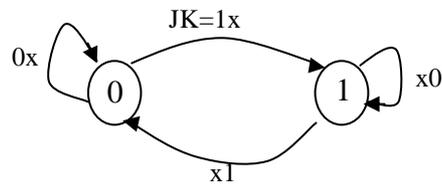
Il suffit de traduire les données des tables de transitions en diagrammes d'états.



2. Diagrammes d'état des bascules JK, T et D

Rappelons les tables caractéristiques réduites des bascules JK, T et D

Q	Q ⁺	J	K	T	D
0	0	0	x	0	0
0	1	1	x	1	1
1	0	x	1	1	0
1	1	x	0	0	1

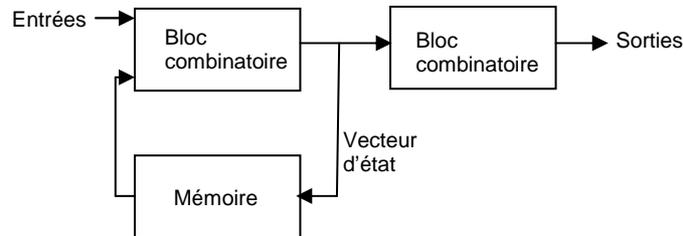


2. Différents types de machines

Souvent, on distingue entre deux modèles de circuits séquentiels : modèle de Moore et modèle de Mealy. Ils diffèrent seulement par la manière dont la sortie est générée

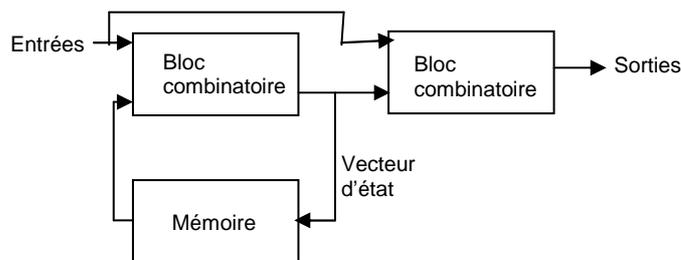
2.1. Machine de Moore

Dans une machine de Moore l'état des sorties est fonction seulement de l'état actuel de la machine, résultant de l'état actuel des entrées et de l'état antérieur de la machine. C'est le vecteur d'état, qui permet de prendre en compte l'état antérieur de la machine.



2.2. Machine de Mealy

Dans une machine de Mealy, l'état des sorties est déterminé non seulement à partir de l'état actuel de la machine, matérialisé par le vecteur d'état, mais aussi de l'état actuel des entrées.



3. Analyse d'un circuit séquentiel

Analyser un circuit séquentiel c'est déterminer son rôle.

Pour analyser un circuit séquentiel, on peut suivre les étapes suivantes :

1. Déterminer les fonctions des variables d'entrée.
2. Dresser la table caractéristique du circuit. De cette table, déduire les variables de sortie en se basant sur les expressions logiques des variables d'entrée.

Elle a la forme suivante :

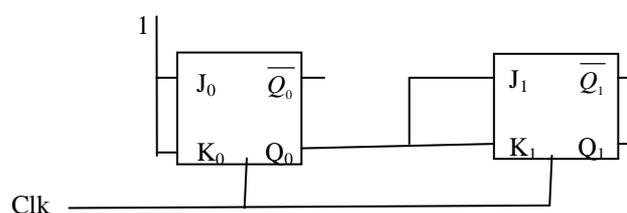
Variables d'entrée	Q	Q ⁺
Connue.	connue	A déterminer

Pour déterminer les états de sortie Q⁺, il faut utiliser la table caractéristique dont il est question dans le circuit à analyser.

3. Déduire le rôle du circuit analysé.

Exemple

Analysons le circuit suivant :



Détermination des fonctions d'entrée de chaque bascule.

$$J_0=K_0=1.$$

$$J_1=K_1=Q_0.$$

Table caractéristique.

Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀	Q ₁ ⁺	Q ₀ ⁺
0	0	0	0	1	1	0	1
0	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1
1	1	1	1	1	1	0	0

Conclusion : C'est un compteur binaire comptant de 0 jusqu'à 3.

4. Synthèse d'un circuit séquentiel

La synthèse d'un circuit consiste à élaborer le circuit logique à partir du cahier de charge.

Pour faire la synthèse d'un circuit on peut suivre les étapes suivantes :

1. Etablir la table d'excitation correspondant au circuit à réaliser. Elle est de la forme :

Q	Q ⁺	Variables d'entrée
connue	connue	A déterminer

2. Dédire l'expression de chaque variable d'entrée.
3. Réaliser le circuit en utilisant les bascules et les portes logiques requises.

Exemple : les compteurs

Un compteur est un dispositif destiné à enregistrer le résultat d'un comptage d'impulsions soit, pour lire directement ce résultat soit pour délivrer des signaux de code convenable.

Ses caractéristiques principales :

- Capacité maximale du compteur
- Nature : compteur ou décompteur ou aléatoire.
- Fonctionnement synchrone ou asynchrone.
- Fonctionnement permanent ou à arrêt automatique.
- Le code dans lequel est exprimé la valeur sortie : binaire naturel, BCD, code Gray, ...

1. Types de compteurs

1.1. Compteur binaire

Un compteur binaire est un circuit séquentiel composé d'une succession de bascules, capables de sauvegarder le nombre d'impulsions électriques délivrées par une horloge extérieure ou un quelconque signal de comptage, en le transformant en un nombre binaire pour son usage ou affichage ultérieur.

1.2. Le compteur progressif

Un compteur binaire est dit progressif (up counter), si ses états successifs représentent un nombre binaire croissant en fonction des impulsions d'entrées.

Exemple

La table de vérité d'un compteur binaire formé de trois bascules et comptant de 0 à 7 est :

La valeur	Le contenu, du compteur
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

1.3. Compteur régressif

Un compteur binaire est dit régressif (down counter), si ses états successifs représentent un nombre binaire décroissant en fonction des impulsions d'entrées.

Exemple

La table de vérité d'un compteur binaire formé de trois bascules et comptant de 7 à 0 est :

La valeur	Le contenu, du compteur
7	111
6	110
5	101
4	100
3	011
2	010
1	001
0	000

1.4. Compteur modulo N

Un compteur modulo N est un compteur binaire constitué de n bascules avec $N \leq 2^n$ pouvant compter jusqu'à N-1. La N^{ème} impulsion le remet à 0.

2. Compteurs synchrones et asynchrones

On distingue deux classes de compteurs

- Compteurs synchrones.
- Compteurs asynchrones.

2.1. Compteurs synchrones.

Un compteur binaire est dit synchrone si toutes les bascules reçoivent simultanément le même signal d'horloge.

La synthèse des compteurs synchrones consiste à faire décrire au compteur une séquence déterminée il faut à chaque impulsion d'horloge définir les entrées synchrones.

Exemples

1. Compteur synchrone progressif modulo 8 à front descendant

Réalisons un compteur progressif modulo 8, formé de bascules type JK à front descendant.

Comme $2^2 < 7 < 2^3$ alors on a besoin de trois bascules.

La table d'excitation est :

Q ₃	Q ₂	Q ₁	Q ₃ ⁺	Q ₂ ⁺	Q ₁ ⁺	J ₃	K ₃	J ₂	K ₂	J ₁	K ₁
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	0	1	1	0	x	x	0	1	x
0	1	1	1	0	0	1	x	x	1	x	1
1	0	0	1	0	1	x	0	0	x	1	x
1	0	1	1	1	0	x	0	1	x	x	1
1	1	0	1	1	1	x	0	x	0	1	x
1	1	1	0	0	0	x	1	x	1	x	1

Les équations logiques :

Q_2Q_1	00	01	11	10
Q_3				
0	0	0	1	0
1	x	x	x	x

$$J_3 = Q_2Q_1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	x	x
1	0	0	1	0

$$K_3 = Q_2Q_1$$

Q_2Q_1	00	01	11	10
Q_3				
0	0	1	x	x
1	0	1	x	x

$$J_2 = Q_1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	1	0
1	x	x	1	0

$$K_2 = Q_1$$

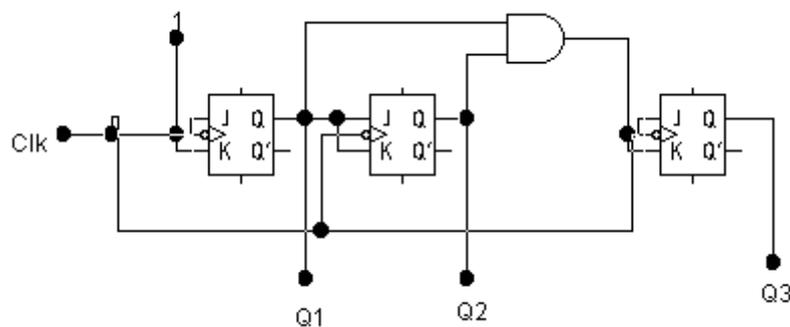
Q_2Q_1	00	01	11	10
Q_3				
0	1	x	x	1
1	1	x	x	1

$$J_1 = 1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	1	1	x
1	x	1	1	x

$$K_1 = 1$$

Schéma logique



2. Compteur synchrone régressif modulo 8 à front descendant

Réalisons un compteur régressif modulo 8, formé de bascules type JK à front descendant. Comme $2^2 < 7 < 2^3$ alors on a besoin de trois bascules.

La table d'excitation est :

Q_3	Q_2	Q_1	Q_3^+	Q_2^+	Q_1^+	J_3	K_3	J_2	K_2	J_1	K_1
1	1	1	1	1	0	x	0	x	0	x	1
1	1	0	1	0	1	x	0	x	1	1	x
1	0	1	1	0	0	x	0	0	x	x	1
1	0	0	0	1	1	x	1	1	x	1	x
0	1	1	0	1	0	0	x	x	0	x	1
0	1	0	0	0	1	0	x	x	1	1	x
0	0	1	0	0	0	0	x	0	x	x	1
0	0	0	1	1	1	1	x	1	x	1	x

Les équations logiques :

Q_2Q_1	00	01	11	10
Q_3				
0	1	0	0	0
1	x	x	x	x

$$J_3 = Q_2 \cdot Q_1'$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	x	x
1	1	0	0	0

$$K_3 = Q_2 \cdot Q_1'$$

Q_2Q_1	00	01	11	10
Q_3				
0	1	0	x	x
1	1	0	x	x

$$J_2 = Q_1'$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	0	1
1	x	x	0	1

$$K_2 = Q_1'$$

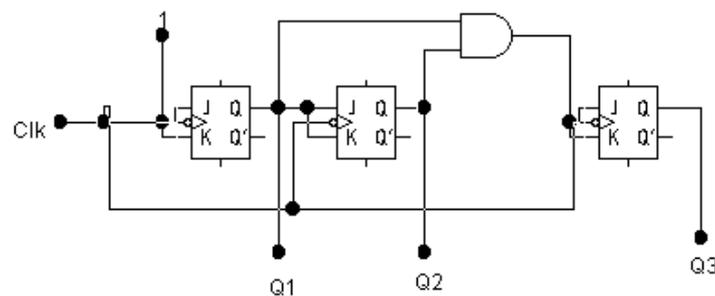
Q_2Q_1	00	01	11	10
Q_3				
0	1	x	x	1
1	1	x	x	1

$$J_1 = 1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	1	1	x
1	x	1	1	x

$$K_1 = 1$$

Schéma logique



3. Compteur synchrone progressif modulo 5 à front descendant

Faisons la synthèse d'un compteur synchrone progressif modulo 5 (compte de 0 à 4). Comme $2^2 < 5 < 2^3$ alors on a besoin de trois bascules de type JK (par exemple).

Q_3	Q_2	Q_1	Q_3^+	Q_2^+	Q_1^+	J_3	K_3	J_2	K_2	J_1	K_1
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	0	1	1	0	x	x	0	1	x
0	1	1	1	0	0	1	x	x	1	x	1
1	0	0	0	0	0	x	1	0	x	0	x
1	0	1	x	x	x	x	x	x	x	x	x
1	1	0	x	x	x	x	x	X	x	x	x
1	1	1	x	x	x	x	x	x	x	x	x

Les équations logiques :

Q_2Q_1	00	01	11	10
Q_3				
0	0	0	1	0
1	x	x	x	x

$$J_3 = Q_2Q_1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	x	x
1	1	x	x	x

$$K_3 = 1$$

Q_2Q_1	00	01	11	10
Q_3				
0	0	1	x	x
1	0	x	x	x

$$J_2 = Q_1$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	x	1	0
1	x	x	1	x

$$K_2 = Q_1$$

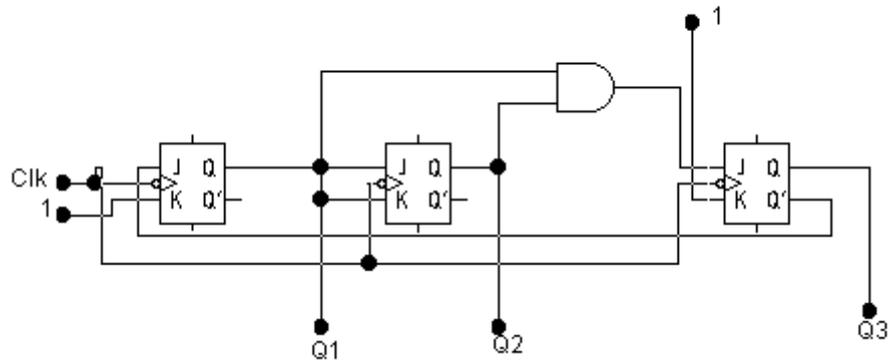
Q_2Q_1	00	01	11	10
Q_3				
0	1	x	x	1
1	0	x	x	x

$$J_1 = Q_3'$$

Q_2Q_1	00	01	11	10
Q_3				
0	x	1	1	x
1	x	x	x	x

$$K_1 = 1$$

Schéma logique



2.2. Compteurs asynchrones.

Un compteur binaire est dit asynchrone si le signal d'horloge est appliqué seulement à l'entrée de la première bascule (poids faible), et l'état de chaque bascule est fonction des états des bascules précédentes.

Exemples

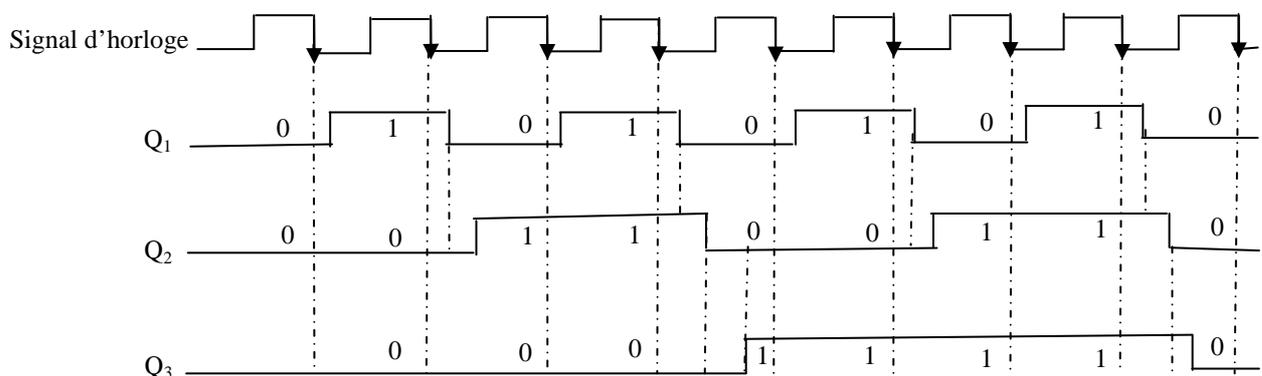
1. Compteur asynchrone progressif modulo 8 à front descendant

Faisons la synthèse d'un compteur asynchrone progressif modulo 8 à front descendant par bascules type T. Comme $2^2 < 7 < 2^3$ alors on a besoin de trois bascules type T.

La table de vérité des transitions :

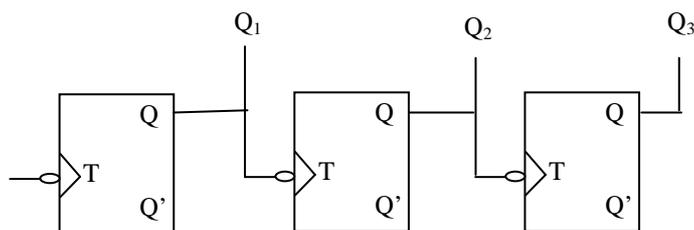
Q_3	Q_2	Q_1	Q_3^+	Q_2^+	Q_1^+
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0

Chronogramme de fonctionnement



En analysant ce chronogramme on remarque que, qu'un étage d'ordre i change d'état si l'étage précédent passe de l'état '1' à l'état '0' et conserve son état dans les autres cas.

Schéma logique.



Compteur asynchrone modulo 8 fronts descendants

1. Compteur asynchrone régressif modulo 8 à front montant

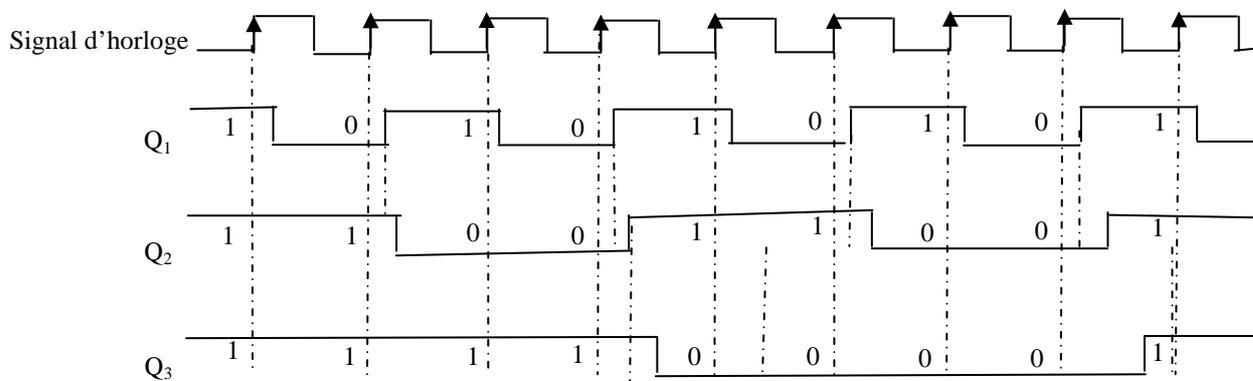
Faisons la synthèse d'un compteur asynchrone régressif modulo 8 à fronts montants par bascules

type T. Comme $2^2_{<8}<2^3$ alors , on a besoin de trois bascules type T.

La table de vérité des transitions :

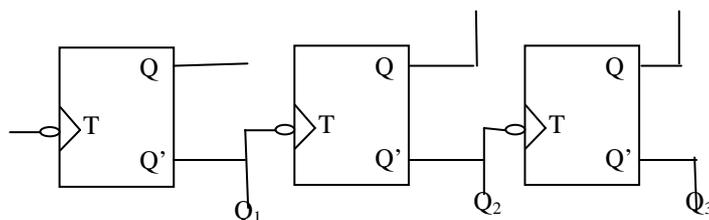
Q ₃	Q ₂	Q ₁	Q ₃ ⁺	Q ₂ ⁺	Q ₁ ⁺
1	1	1	1	1	0
1	1	0	1	0	1
1	0	1	1	0	0
1	0	0	0	1	1
0	1	1	0	1	0
0	1	0	0	0	1
0	0	1	0	0	0
0	0	0	1	1	1

Chronogramme de fonctionnement



En analysant ce chronogramme on remarque que, qu'un étage d'ordre i change d'état si l'étage précédent passe de l'état '0' à l'état '1' et conserve son état dans les autres cas.

Schéma logique



Compteur asynchrone modulo 8 fronts descendants