# Travaux Pratiques de Logique Séquentielle



Dr. Ismail HADJ AHMED

Université Abou Bekr Belkaid

- Tlemcen

Faculté de Technologie -

Chetouane

Département de Génie

Biomédical

Email : ismail.

hadjahmed@univ-tlemcen.dz

1.0

Avril 2023

# Table des matières

I - TP 02 : Bascules	3
1. Introduction & objectif	3
2. Matériels utilisés	3
3. Bascule RS asynchrone	3
4. Bascule RS synchrone	4
5. Bascule D	
6. Bascule JK synchrone	5
7. Test - TP 02	6
Glossaire	8
Abréviations	9
Bibliographie	10

# I TP 02 : Bascules

## 1. Introduction & objectif

Les bascules sont les circuits logiques de base de la logique séquentielle<sup>\*</sup>, elles disposent de deux sorties complémentaires Q et Q'. Il existe des bascules asynchrones (sans horloge) et des bascules synchrones (avec horloge).

#### L'objectif de ce TP est de :

- Découvrir les composants principaux de la logique séquentielle : les bascules\*\*.
- Construire les bascules RS, D et JK à travers les possibilités interactives du logiciel de simulation électronique Proteus.
- Relever expérimentalement les tables de vérité des bascule RS\*, D\* et JK\*.

#### 2. Matériels utilisés

- Logiciel Proteus.

## 3. Bascule RS asynchrone

Réaliser dans Proteus la bascule RS asynchrone soit avec des portes NOR<sup>\*</sup>, soit avec des portes NAND<sup>\*</sup>, comme l'indiquent la Figure 1, en utilisant 2 générateurs logiques LOGICSTATE et 2 sondes logiques LOGICPROBE (BIG).

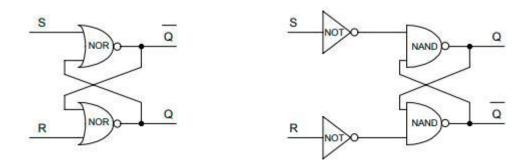


Figure 1 - Schémas internes d'une bascule RS en NOR ou en NAND.

#### Travail Demandé:

- A l'aide d'un tableau de vérité, Vérifier que ces deux schémas sont équivalents.
- En vous aidant des fonctions interactives de Proteus, compléter les chronogrammes des sorties Q et Q' de la figure 1.

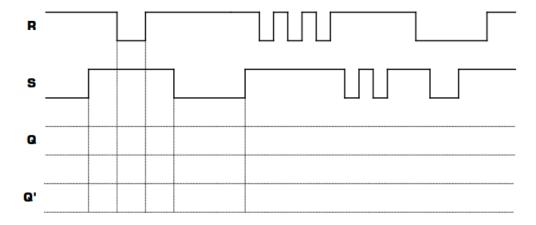


Figure 2 - Chronogrammes des sorties Q et Q' de la figure 1

## 4. Bascule RS synchrone

Réaliser dans Proteus la bascule RS synchrone, comme le montre la Figure 3, en utilisant 3 générateurs logiques LOGICSTATE et 2 sondes logiques LOGICPROBE (BIG).

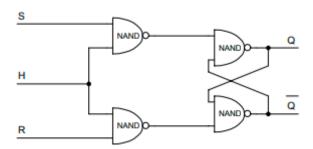


Figure 3 - Schéma d'une bascule RS synchrone.

#### Travail Demandé:

A l'aide d'un tableau de vérité, compléter les chronogrammes des sorties Q etQ'.

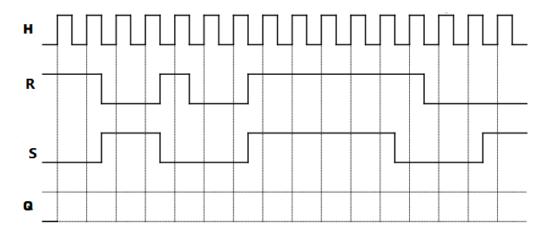


Figure 4 - Chronogrammes des sorties Q et Q' de la Figure 3

#### 5. Bascule D

Réaliser le Montage de la figure 4 utilisant une bascule D, 2 générateur d'états logiques bistables LOGICSATE et 2 sondes logiques LOGICPROBE BIG.

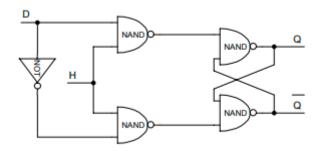


Figure 5 - Schéma d'une bascule D.

#### Travail Demandé :

- Lancer la simulation puis établir la table de vérité de cette bascule.
- Tester le fonctionnement du circuit SN7474 et le comparer au tableau de la Figure 5.

## 6. Bascule JK synchrone

Le schéma ci-dessous représente une bascule JK synchrone.

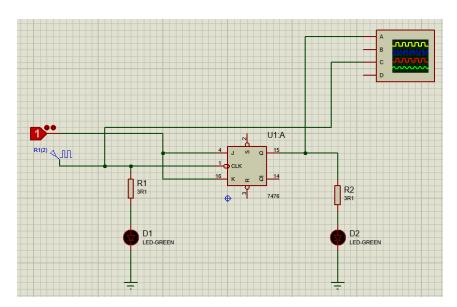


Figure 6 - Le circuit de la bascule JK synchrone en utilisant SN7476.

#### Travail Demandé :

- Construire le circuit ci-dessus en utilisant SN7476.
- Tester son fonctionnement et remplir le tableau ci-dessous. Les termes « Mise à 1 », « Mise à 0 » à mettre dans la colonne « Sortie » et les autres ; « Basculement » et « Mémorisation » dans la colonne «Fonction réalisée».

	CLK	Sortie	Fonction Réalisée
1			
2			
•			
•			
•			
•			
•			
N			

- Expliquez ce que vous remarquez au tableau et à l'oscilloscope ?

## 7. Test - TP 02

## **Exercice**

Exercice : Bascule RS			
Selon la porte élémentaire utilisé, la bascule RS est réalisée par :			
□ XOR			
□ AND			
□ OR			
□ AND			
☐ Aucune des 4 réponses précédentes n'est juste			
Exercice : Bascule JK			
La sortie « Q » d'une bascule JK ayant ses entrées J et K à « 1 » :			
O Est invariable			
O Bascule à chaque front actif d'horloge			
O Prend la valeur de Qo à chaque front actif d'horloge			
Exercice : Bascule JK - Entrées			
Laquelle de ces entrées est a effet immédiat			

0	Clear
0	K
0	Aucune
Exe	ercice : Bascule D
La	sortie « Q » d'une bascule D:
	Prend la même valeur que l'entrée D
	Prend la même valeur que l'entrée D au front actif du signal d'horloge
	Prend la valeur complémentée de D
Exe	ercice : Bascule D - Division de fréquence
Un	e bascule D dont la sortie Q est reliée à l'entrée D réalise une division de fréquence par:
0	2
0	4
0	8

# Glossaire

D

La bascule D possède une entrée de données, notée D.

JK

La bascule JK comporte deux entrées de contrôle : J (Jack) et K (King).

**NAND** 

La fonction NAND est un opérateur logique.

**NOR** 

La fonction OU-NON (NOR en anglais) est un opérateur logique.

Q

La variable de sortie de la bascule.

Q'

L'inverse de la variable de sortie Q.

RS

La bascule RS possède deux entrées de contrôle : Set (S) et Reset (R).

Dr. Ismail HADJ AHMED

# **Abréviations**

TP: Travail Pratique

9 Dr. Ismail HADJ AHMED

# Bibliographie

Livre Electronique numérique, Nadia Souag, Alger: O.P.U, 2013, 978-9961-0-1641-1

Livre Electronique numérique T.2 ,Abdelhafid Bessaid, Alger: O.P.U, 2004, 978-9961-0-0751-8.

Dr. Ismail HADJ AHMED