

Travaux Pratiques de Logique Séquentielle



Dr. Ismail HADJ AHMED

Université Abou Bekr Belkaid
- Tlemcen

Faculté de Technologie -
Chetouane

Département de Génie
Biomédical

Email : ismail.
hadjahmed@univ-tlemcen.dz

1.0

Avril 2023

Table des matières

I - TP 05: Mémoires (RAM: Random Access Memory)	3
1. Introduction & Objectif	3
2. Matériels utilisés	3
3. Mémoire Vive (RAM: Random Access Memory)	3
4. Test - TP 05	5
Abréviations	7
Bibliographie	8
Webographie	9

I TP 05: Mémoires (RAM: Random Access Memory)

1. Introduction & Objectif

Une mémoire est un dispositif permettant de stocker des valeurs binaires*. Il existe deux types de mémoire : la mémoire en lecture seule connue sous le nom de mémoire morte (ROM : Read Only Memory) et la mémoire en lecture /écriture appelée mémoire vive (RAM* : Random Access Memory). Le contenu d'une ROM est initialisée à l'usinage et par conséquent persiste. En revanche, la RAM est volatile, ce qui signifie que son contenu est perdu quand il n'est plus sous tension*.

L'objectif de ce TP est de :

- Étudier le fonctionnement pratique de la mémoire RAM par le biais d'un module compteur.
- Comprendre le principe du Buffer.
- Utiliser le mode lecture et écriture du module RAM.

2. Matériels utilisés

- Logiciel Proteus.

3. Mémoire Vive (RAM: Random Access Memory)

Mémoire à lecture/écriture (RAM: Random Access Memory) : Ce type de mémoire permet de lire et d'écrire une adresse désignée sous forme binaire. Une mémoire peut être représentée sous forme de tableau composé d'une série de lignes, chaque ligne représente ensuite une case de mémoire qui ne pouvant contenir qu'une seule donnée.

Une case de mémoire est identifiée à l'aide d'une adresse et en mode lecture, les données deviennent alors accessibles grâce à son adresse.

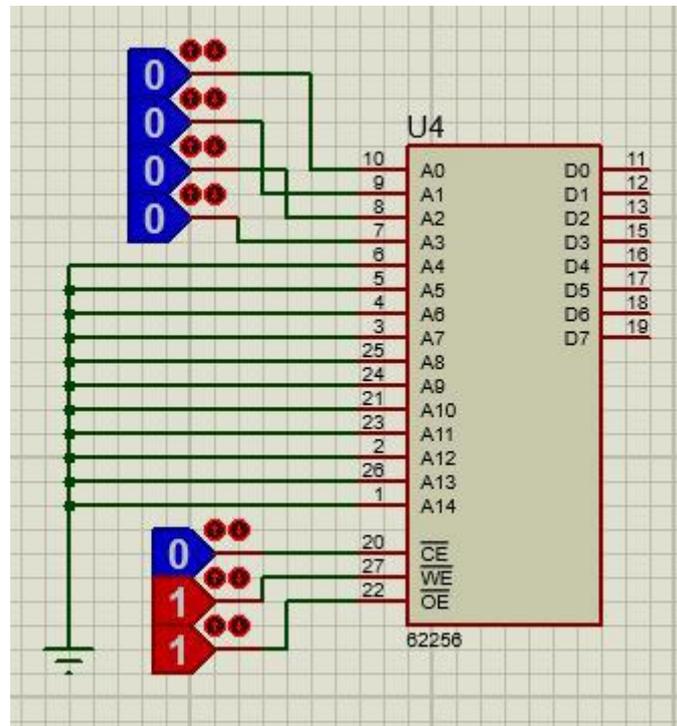


Figure 1 - Module RAM (62256) .

Travail demandé :

- Réaliser dans Proteus un module compteur correspondant à un mot de 4 bits, pour cela vous devez utiliser le module RAM (32K × 8) bits, c'est-à-dire 32k bits d'adresses et 8 bits de données par adresse. L'adressage se fera par des générateurs logiques LOGICSTATE, qui permettra de choisir le mot à lire ou écrire parmi les quatre mots. On rajoutera une commande OE (output enable) qui permettra, en mode lecture, de laisser passer les sorties. Un buffer de type 74LS126 servant à isoler une entrée d'une sortie.
- Ecriture : pour enregistrer un mot sélectionné WE=0 et OE=1, cette combinaison entraîne la connexion des buffers d'entrée et déconnecte les buffers de sortie.
- Lecture : pour lire le contenu enregistré la commande WE=1 et OE=0, connecte les buffers de sortie et déconnecte les buffers d'entrée.
- Alors connecter :
 - Les quatre premiers adresses (4 bits) aux générateurs logique.
 - La sortie 8 bits à un afficheur 7 segments via des résistances (10 Ohm).
 - La commande WE* (écriture/lecture (0/1)) à un générateur logique.
 - La commande OE* (output enable : 0/1) à un générateur Logique.
 - Les deux entrées de Buffer: l'une se connecte à OE et l'autre à un générateur logique.
 - La sortie de chaque Buffer à la sortie 8 bits.
- A l'aide du Proteus, compléter le schéma de la figure 1 pour réaliser un compteur modulo 16 en utilisant le module RAM (62256).
- Lancer la simulation et compléter la table de vérité ci-dessous :

Entrées				Ecriture							Lecture											
A0	A1	A2	A3	D0	D1	D2	D3	D4	D5	D6	D7	Décimal	D0	D1	D2	D3	D4	D5	D6	D7	Décimal	
0	0	0	0																			
0	0	0	1																			
0	0	1	0																			
.	.	.	.																			
.	.	.	.																			
1	1	1	1																			

- Arrêter le simulateur pendant environ 15 Sec, et le mettre sous tension de nouveau. Les données sont-elles stockées dans la RAM ?
- Conclure ?

4. Test - TP 05

Exercice

Exercice : Mémoire - Capacité

Une mémoire ayant une capacité de 4K x 8 peut stocker:

- 32000 bits
- 4000 x 8 bits
- 4096 octet

Exercice : RAM - Type

RAM est une mémoire :

- Vive
- Morte
- Lecture
- Lecture/écriture

Exercice : RAM - Capacité

La capacité du Module RAM-62256 est :

- 32k bits d'adresses et 8 bits de données par adresse
- 64k bits d'adresses et 8 bits de données par adresse
- 32k bits d'adresses et 16 bits de données par adresse
- 16 bits d'adresses et 32K bits de données par adresse

Exercice : RAM - Stockage

Les données dans la RAM sont perdues quand il n'est plus sous tension

- Vrai
- Faux

Abréviations

OE : Output enable input

RAM : Random Access Memory.

WE : Write enable input.

Bibliographie

Livre Electronique numérique T.2 ,Abdelhafid Bessaid, Alger : O.P.U, 2004, 978-9961-0-0751-8.

Webographie

<https://www.lirmm.fr/~pvalicov//Cours/archives/Lyon/ASR1/TPs/TP4.pdf>