

**Documents & Téléphones interdits**  
**Durée : 1 H 30**

**Nom :**  
**Prénom :**  
**Groupe :**

**Exercice 1 : Virgule flottante (5 points) 30'**

Pour une représentation simple précision IEEE754 du nombre  $X = -124$ , remplir le tableau suivant :

1. La mantisse en décimal =	<b>01</b>
2. Le biais en décimal =	<b>01</b>
3. L'exposant réel en décimal =	<b>01</b>
4. L'exposant biaisé en décimal =	<b>01</b>
5. La valeur hexadécimale de X au format IEEE754 =	<b>01</b>

**Exercice 1 : Mémoire centrale (5 points) 20'**

On considère une mémoire centrale de 64 Mo, où chaque mot de 32 bits est adressable séparément.

Remplir le tableau suivant :

1. La taille minimale du bus de données =	<b>01</b>
2. La taille minimale du bus d'adresses =	<b>01</b>
3. La plage d'adressage de cette mémoire =	<b>01</b>
4. L'adresse, <b>en octal</b> du 6 <sup>ème</sup> élément d'un tableau dont l'adresse du premier élément est $75_8$ et dont tous les éléments sont composés de 32 octets =	<b>02</b>

**Exercice 2 : Modes d'Adressage (5 points) 20'**

Dérouler le segment suivant dans les 2 modes sachant que :  $[ACC]=200$  ;  $[40]=120$  ;  $[120]=10$  ;  $[10]=40$

	Direct	Indirect	
10 ADD 40			<b>01</b>
11 SUB 120			<b>01</b>
12 MPY 10			<b>01</b>
13 DIV 120			<b>01</b>
14 STR 40			<b>01</b>

**Exercice 3 : Microprocesseur**

**(5 points)**

**20 ‘**

1. Citer les 3 phases d'exécution de l'instruction SUB 10 dans un microprocesseur :

Phase 1 :	<b>01</b>
Phase 2 :	<b>01</b>
Phase 3 :	<b>01</b>

2. Soit le programme suivant exécuté dans une machine à une adresse en mode direct :

1 LOAD E;	5 SUB X;	9 ADD A;
2 MPY F;	6 STORE X;	10 DIV X;
3 STORE X;	7 LOAD B;	11 STORE X;
4 LOAD D;	8 MPY C;	

Donnez l'expression : X =	<b>02</b>
---------------------------	-----------

Bon courage.