



Fiche de TD N°2

(Logique combinatoire et séquentielle)

Exercice 1 : (Fonctions logiques)

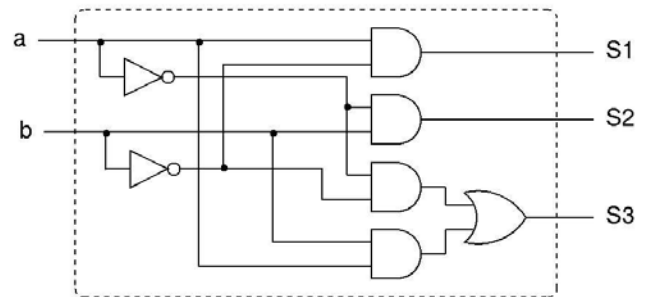
Soit un entier de 0 à 7 représenté par 3 bits $b_2b_1b_0$. Soit F la fonction logique dont les entrées sont ces 3 bits et qui prend la valeur 1 si la valeur de l'entrée vaut 0, 3, 4 ou 7 (codée en binaire), et 0 sinon.

- 1) Donner la table de vérité de F .
- 2) Déduire la forme canonique de F simplifiée avec la table de Karnaugh.
- 3) Dessinez le circuit logique calculant F , uniquement à l'aide de portes NON-ET.

Exercice 2 : (Circuits logiques)

Soit un circuit logique avec le logigramme ci-contre :

- 1) Déterminer les expressions logiques des trois sorties du circuit.
- 2) Définir la table de vérité du circuit.
- 3) Quel est le rôle de ce circuit ?
- 4) Réutiliser ce circuit pour construire un circuit au rôle équivalent mais traitant 4 paires (08) d'entrées au lieu de 2.



Exercice 3 : (Additionneur/soustracteur)

On construit un circuit qui a deux entrées (a et b) et deux sorties (s et r) et une ligne de commande F tel que :

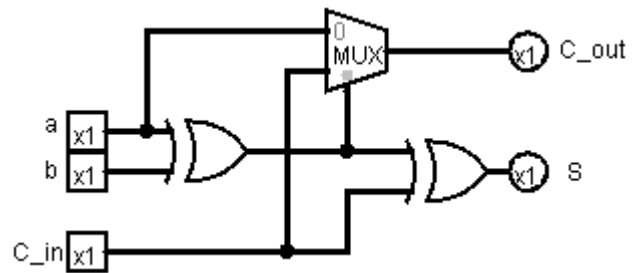
- Si $F = 0$, le circuit effectue une addition ($a + b$ avec une sortie s et une retenue r).
 - Si $F = 1$, le circuit effectue une soustraction ($a - b$ avec une sortie s et une retenue r).
- 1) Donnez la table de vérité de ce circuit demi-additionneur/soustracteur. Montrez que s se calcule facilement avec une porte et r avec deux.
 - 2) On construit maintenant un additionneur/soustracteur complet, c'est-à-dire un circuit à trois entrées (a , b et r), deux sorties (s et r') et une ligne de commande F tel que :
 - Si $F = 0$, le circuit effectue une addition ($a + b + r$ avec une sortie s et une retenue r').
 - Si $F = 1$, le circuit effectue une soustraction ($a - (b + r)$ avec une sortie s et une retenue r').
- a) Écrivez la table de vérité de s pour la soustraction et comparez-la à celle de l'additionneur complet.
 - b) Donnez l'expression logique de s . Écrivez la table de Karnaugh ainsi qu'une expression logique de r' .



- 3) À partir des deux circuits précédents, proposez une construction pour un additionneur/soustracteur sur n bits, c'est-à-dire un circuit avec deux fois n bits en entrée et qui effectue l'addition ou la soustraction de ces deux nombres suivant la valeur d'une ligne de commande.

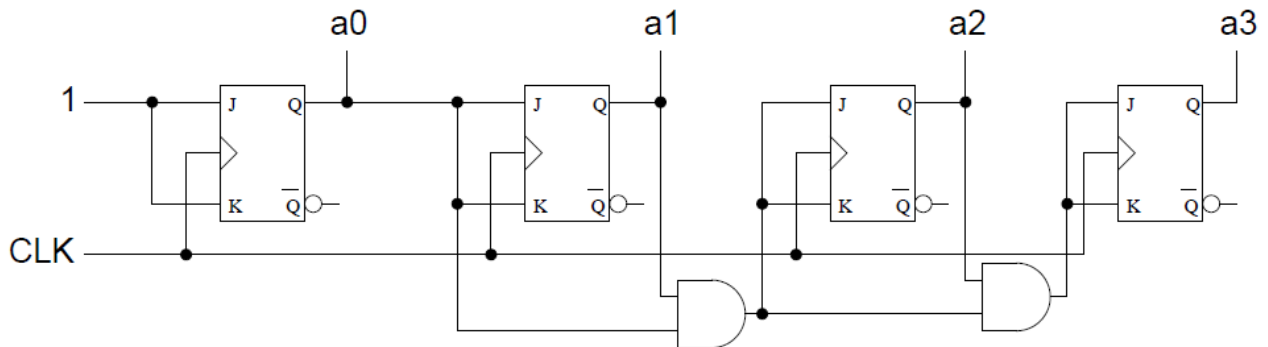
Exercice 4 : (Multiplexeur/Décodeur)

- 1) Prouver algébriquement (par un calcul) que le schéma ci-contre est un additionneur complet.
- 2) Construire un multiplexeur 8x1 avec 2 multiplexeurs 4x1 et un multiplexeur 2x1.
- 3) Construire un décodeur 3x8 avec 2 décodeurs 2x4.



Exercice 5 : (Circuits séquentiels)

Le circuit ci-dessous utilise 4 bascules JK. Le signal CLK correspond à un signal d'horloge et le signal 1 correspond à un signal ayant la valeur de 1 en continu.



- 1) Dessiner le chronogramme des 4 sorties a_x du circuit.
- 2) En déduire le but de ce circuit.
- 3) Modifier ce circuit pour que la valeur maximum calculée ne soit plus 15 mais 9.

Exercice 6 : (Registre mémoire)

Un registre est un élément de stockage qui permet la mémorisation de n bits en parallèle. Cet élément est constitué sur la base d'une mise en parallèle de n bascules mémorisant chacune 1 bit. A l'aide des bascules D, construire un registre qui permet de :

- 1) Mémoriser 4 bits en entrée en activant un signal commun d'écriture (*write*).
- 2) Vider les bascules via leur entrées asynchrones grâce à un signal commun de remise à zéro (*clear*).